

DDR2コントローラ
基本仕様書

Revision1 / 2008.5.14

ネットワークシステム部

改版履歴

版数	年月日	内容	担当
1.00		初版	

《参考資料》
256Mb: x4, x8, x16 DDR2 SDRAM データシート (256MbDDR2.pdf : MICRO)

目次

- 1 概要.....4
- 2 基本仕様.....4
- 3 ブロックダイアグラム.....4
- 4 機能説明.....5
 - 4.1 アービトレーション(Arbitration).....5
 - 4.1.1 アクセス調停.....5
 - 4.1.2 アドレス変換.....6
 - 4.2 データバス(Data Path).....7
 - 4.3 コマンド制御(Command Generator).....8
 - 4.3.1 基本動作タイミング設定.....8
 - 4.3.2 Auto Refresh サイクル.....8
 - 4.3.3 Power UP シーケンス.....8
 - 4.3.4 状態遷移図.....9
- 5 アクセスタイミング.....10

1 概要

DDR2-SDRAMアクセスにおけるインタフェース制御を行います。
バス幅 16bit の DDR2-SDRAMに対応し、電源投入時の初期化処理、書き込み/読み出し制御を行います。
また、アクセスノードは優先度(Parameter 設定)に応じた調停を行います。

2 基本仕様

モジュールの基本仕様を表2-1に示します。

表2-1 基本仕様

項目	仕様	備考
入力ノードチャンネル数	1チャンネル 2ノード(1ch×write×read)	Write 優先制御
アクセスサイズ	8/バースト(16bit/burst)	固定
リフレッシュ制御	Enable/Disable 設定	
データバス幅	16bit	
Additive Latency	0	
CAS Latency	3	固定
対応 DDR-SDRAM	MT46H16M16(256Mb:MICRON 社製)他	Speed:-5E 想定 (DDR2-400)

3 ブロックダイアグラム

ブロックダイアグラムを図3-1に示します。

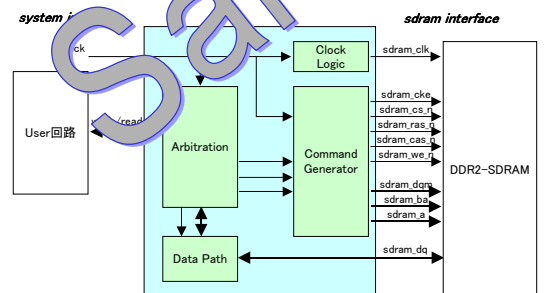


図3-1 ブロックダイアグラム